

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-333579

(43)Date of publication of application : 30.11.2001

(51)Int.Cl.

H02M 3/28

(21)Application number : 2000-151773

(71)Applicant : NICHICON CORP

(22)Date of filing : 23.05.2000

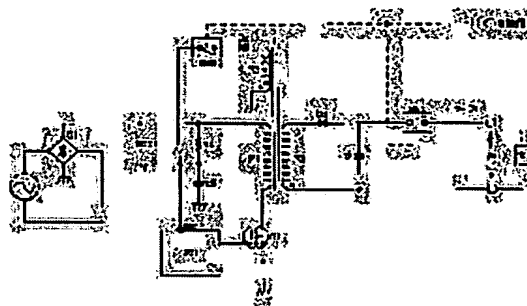
(72)Inventor : MATSUOKA MUTSUMI

(54) SWITCHING POWER SUPPLY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a circuit structure which can reduce waiting power in a switching power supply which turns off a voltage to be supplied to the output side with a switching element to reduce power consumption in the output side.

SOLUTION: In the switching power supply for stably supplying a DC voltage obtained through rectifying operation to a secondary side circuit of a switching power supply transformer T by turning on/off a switching element Q1 with a switching IC IC1 on the primary side, a switching element SW2 is connected between a diode D1 connected to an auxiliary coil of the switching power supply transformer T and the switching IC IC1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-333579

(P2001-333579A)

(43) 公開日 平成13年11月30日 (2001.11.30)

(51) Int.Cl.⁷

H 0 2 M 3/28

識別記号

F I

H 0 2 M 3/28

テーマコード (参考)

X 5 H 7 3 0

H

審査請求 未請求 請求項の数 1 O L (全 5 頁)

(21) 出願番号 特願2000-151773 (P2000-151773)

(22) 出願日 平成12年5月23日 (2000.5.23)

(71) 出願人 000004606

ニチコン株式会社

京都府京都市中京区御池通烏丸東入一筋目

仲保利町191番地の4 上原ビル3階

(72) 発明者 松岡 睦

京都府京都市中京区御池通烏丸東入一筋目

仲保利町191番地の4 上原ビル3階 ニ

チコン株式会社内

Fターム (参考) 5H730 AA14 BB43 BB57 CC01 DD04

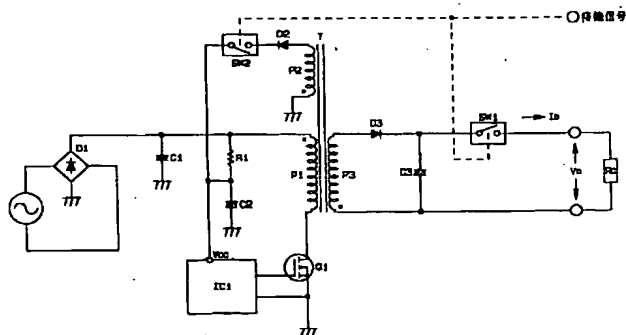
EE02 EE07 VV01

(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【課題】 出力側に供給する電圧をスイッチ素子でオフさせ出力側の消費電力を低減するスイッチング電源において、待機電力を低減できる回路構成を提供する。

【解決手段】 整流して得られた直流電圧を、1次側のスイッチングIC IC1でスイッチング素子Q1をオン/オフすることによりスイッチング電源トランスTの2次側回路に電圧を安定供給するスイッチング電源において、上記スイッチング電源トランスTの補助巻線に接続したダイオードD2とスイッチングIC IC1との間にスイッチ素子SW2を接続してなることを特徴としている。



【特許請求の範囲】

【請求項1】 整流して得られた直流電圧を、1次側のスイッチングICでスイッチング素子をオン／オフすることによりスイッチング電源トランスの2次側回路に電圧を安定供給するスイッチング電源において、上記スイッチング電源トランスの補助巻線に接続したダイオードとスイッチングICとの間にスイッチ素子を接続してなることを特徴とするスイッチング電源。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、待機信号を受け出力に供給する電源をスイッチ素子でオフさせ、出力での消費電力を低減するスイッチング電源に関するものであり、スイッチングICおよびスイッチング素子での損失を低減することができるスイッチング電源に関するものである。

【0002】

【従来の技術】 この種のスイッチング電源として図2のものが提案されている。図2において、待機信号を受けてトランスの2次巻線P3から出力に供給する電圧をスイッチ素子SW1でオフさせることで出力側の消費電力を低減することができるが、1次側のスイッチングIC、IC1およびスイッチング素子Q1による損失を低減することはできず待機電力の低減に限界があった。

【0003】

【発明が解決しようとする課題】 このように出力側に供給する電圧をスイッチ素子SW1でオフさせることで出力側の消費電力を低減する従来の手段では待機電力の低減に限界があり、これに代わる待機電力低減手段が要求されていた。

【0004】

【課題を解決するための手段】 本発明は、上記の課題を解決するもので、待機信号を受け出力側に供給する電圧をスイッチ素子SW1でオフさせるとともに、スイッチングIC、IC1へのトランスの補助巻線P2からのVCC電圧の供給をスイッチ素子SW2でオフさせ、スイッチングIC、IC1およびスイッチング素子Q1を連続発振から間欠発振に移行させることにより待機時の消費電力を著しく低減することができるスイッチング電源を提供するものである。すなわち、整流して得られた直流電圧を、1次側のスイッチングIC、IC1でスイッチング素子Q1をオン／オフすることによりスイッチング電源トランスTの2次側回路に電圧を安定供給するスイッチング電源において、上記スイッチング電源トランスTの補助巻線P2に接続したダイオードD2とスイッチングIC、IC1との間にスイッチ素子SW2を接続してなることを特徴とするスイッチング電源である。

【0005】

【発明の実施の形態】 図1のように、スイッチング電源トランスTの補助巻線P2に接続したダイオードD2と

スイッチングIC、IC1（以下、IC2と略す）との間にスイッチ素子SW2（以下、SW2と略す）を接続する。待機信号をSW2に送信すると、図3に示すようにSW2がオフとなり、トランスの補助巻線P2からの電圧の供給が断たれ、VCC電圧が低下し、IC1の動作停止電圧にまで低下すると、IC1およびスイッチング素子Q1（以下、Q1と略す）はオフ状態となる。IC1オフ後起動抵抗R1、平滑コンデンサC2で決まる時定数でVCC電圧が上昇しIC1およびQ1は再度オン状態となる。SW2のオフ期間はこの動作を繰り返し、間欠発振状態となる。このように、スイッチングIC、IC1を連続発振から間欠発振に移行させることにより、待機中の消費電力を低減することができる。

【0006】

【実施例】 以下、本発明の実施例について、図面を参照しながら詳細に説明する。図1は、本発明の実施例によるスイッチング電源の回路図であり、Tは1次側に蓄積されたエネルギーを2次側へと伝達するためのスイッチング電源トランス、P1は1次主巻線、P2はIC1のVCC端子側の補助巻線、P3は2次巻線、Q1はMOS FET等のスイッチング素子、IC1はスイッチング素子Q1を駆動するスイッチングIC、R1はIC1の起動抵抗、D2はP2巻線電圧の整流ダイオード、C2はP2巻線電圧の平滑コンデンサ、D3はP3巻線電圧の整流ダイオード、C3はP3巻線電圧の平滑コンデンサ、SW1は2次巻線P3からの供給電圧をオフするためのスイッチ素子、SW2は補助巻線P2からの供給電圧をオフするためのスイッチ素子である。上記スイッチ素子SW2を補助巻線P2側のダイオードD2に接続したことが従来のスイッチング電源と異なる点であり、この回路構成をとることにより待機時の消費電力を著しく低減させることができる。

【0007】 電源投入後、ダイオードD1、コンデンサC1で整流平滑された入力電圧が起動抵抗R1に印加され、平滑コンデンサC2が充電され、平滑コンデンサC2の両端電圧がIC1の起動電圧に達すると、IC1が起動する。ここで、SW2がオンになっていると、IC1の起動後、IC1のVCC端子にトランスの補助巻線P2から電圧が供給されてIC1およびQ1が連続発振することになる。

【0008】 ここで、待機信号をSW2に送信すると、図3に示すようにSW2がオフとなり、トランスの補助巻線P2からの電圧の供給が断たれ、VCC電圧が低下しIC1の動作停止電圧にまで低下すると、IC1およびスイッチング素子Q1はオフ状態となる。IC1オフ後、起動抵抗R1、平滑コンデンサC2で決まる時定数でVCC電圧が上昇しIC1およびQ1は再度オン状態となる。SW2のオフ期間はこの動作を繰り返し、間欠発振状態となる。この状態では、間欠発振によって2次側の出力電圧変動が生じるが、SW1がオフとなっている

ため出力側に影響を及ぼすことはない。上記のVCC電圧とQ1の発振波形の関係を示したものが図3であり、SW2のオフ時間すなわち、IC1のオフ時間(T1)においてIC1の損失およびQ1のスイッチング損失が低減するため待機時の電力を著しく改善することができる。

【0009】〔従来例〕次に、スイッチ素子SW2を補助巻線P2に接続しない、図2の従来例によるVCC電圧とQ1の発振波形の関係を示すと、図4のようになる。

	実 施 例	従 来 例
待 機 電 力	0.08W	0.4W

図4では、SW2による実施例のような間欠発振が行われず、IC1およびQ1は常時オン状態にあるため、待機電力が十分に低減されていない。上記の実施例と従来例による待機電力値(W)を比較すると、次の〔表1〕のようになり、実施例では従来例の20%にまで低減されていることが分かる。

【0010】

【表1】

【0011】

【発明の効果】上記のように、スイッチング電源トランスの補助巻線側のダイオードとスイッチングICとの間にスイッチ素子SW2を接続し、待機信号の送信を行わせることで、スイッチングICおよびスイッチング素子の間欠発振を行わせることができ、待機中の消費電力を著しく低減することができる。

【図面の簡単な説明】

【図1】本発明のスイッチング電源の実施例を示した回路図である。

【図2】従来のスイッチング電源の回路図である。

【図3】図1の回路による、スイッチングIC IC1のVCC電圧とスイッチング素子Q1の発振タイミングチャートである。

【図4】図2の回路による、タイミングチャートである。

【符号の説明】

C1 平滑コンデンサ（電源入力平滑用）

C2 平滑コンデンサ（P2巻線電圧平滑用）

C3 平滑コンデンサ（P3巻線電圧平滑用）

D1 ダイオード（電源入力整流用）

D2 ダイオード（P2巻線電圧整流用）

D3 ダイオード（P3巻線電圧整流用）

IC1 スwitchングIC

Q1 スwitchング素子

T スwitchング電源トランス

P1 1次主巻線

P2 補助巻線

P3 2次巻線

R1 起動抵抗

VCC IC1の入力電圧

I0 出力電流

V0 出力電圧

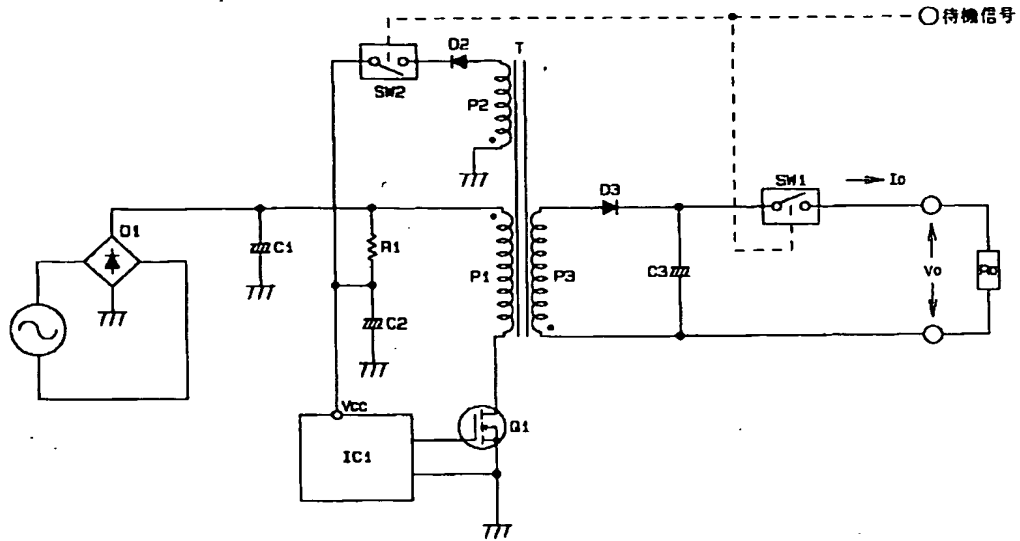
R0 出力負荷抵抗

SW1 スwitch素子

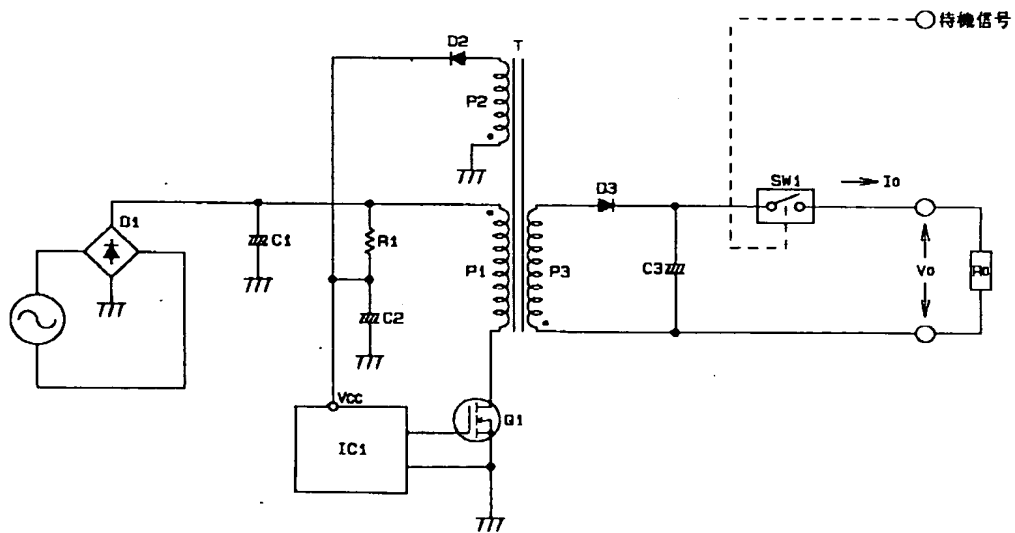
SW2 スwitch素子

T1 IC1のオフ時間

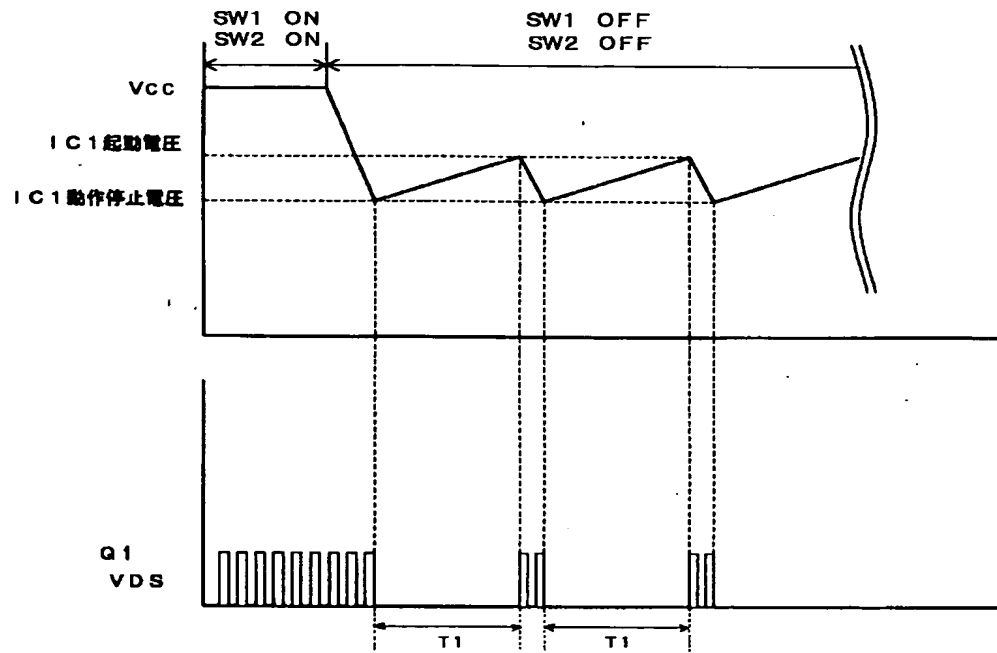
【図1】



【図2】



【図3】



【図4】

